

(19) 日本国特許庁(JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-218460

(P2001-218460A)

(43) 公開日 平成13年8月10日(2001.8.10)

(51) Int. C1.<sup>7</sup>

H02M 3/28

識別記号

F I

H02M 3/28

テーマコード(参考)

7/10

F 5H006

Q 5H730

7/10

Z

審査請求 未請求 請求項の数4

O L

(全16頁)

(21) 出願番号 特願2000-27268(P2000-27268)

(22) 出願日 平成12年1月31日(2000.1.31)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 安村 昌之

東京都品川区北品川6丁目7番35号 ソニー  
株式会社内

(74) 代理人 100086841

弁理士 橋 篤夫

Fターム(参考) 5H006 CA01 CA02 CA07 CB01 CB04

CC02 CC08 DA04 DC05

5H730 AA14 AS04 AS15 BB26 BB52

BB57 BB62 CC01 DD02 DD04

DD23 EE04 EE06 EE07 EE73

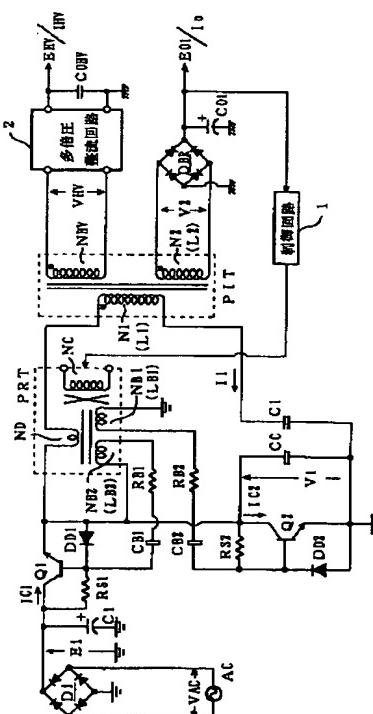
FD01 FG07 ZZ16

(54) 【発明の名称】スイッチング電源回路

(57) 【要約】

【課題】 CRTのアノード電圧等として利用される直流高電圧を出力する電源回路として、電力変換効率等をはじめとする各種性能の向上を図る。

【解決手段】 スイッチング電源回路を構成している絶縁コンバータトランジストP I Tの二次側に対して昇圧巻線N HVを巻装し、この昇圧巻線N HVにて得られる交番電圧V HVを多倍圧整流回路2に入力することで、所定の高圧レベルとされる直流高電圧E HVを得る。これにより、例えばテレビジョン受像機の水平偏向を行うのに必要とされる直流高電圧を得るのに、水平偏向回路系は介在させない構成を探ることが可能になる。



## 【特許請求の範囲】

【請求項1】 スイッチング素子を備え、入力された直流入力電圧を断続して出力するスイッチング手段と、一次側の出力を二次側に伝送するために設けられ、一次巻線、第1の二次巻線、及び第2の二次巻線を巻回すると共に、上記一次巻線と上記第1の二次巻線とについて疎結合とされる所要の結合度が得られるようにされ、上記第1の二次巻線と第2の二次巻線については密結合の状態が得られるようにされた絶縁コンバータトランジスト、  
上記スイッチング手段の動作を電流共振形とするようにして挿入される一次側直列共振回路と、  
上記スイッチング手段のスイッチング動作時において部分共振動作が得られるようにして形成される一次側部分共振回路と、  
上記第1の二次巻線に得られる交番電圧を入力して整流動作を行うことで、二次側直流出力電圧を得るように構成された直流出力電圧生成手段と、  
上記二次側直流出力電圧のレベルに応じて、上記スイッチング素子のスイッチング周波数を可変することで定電圧制御を行うようにされる定電圧制御手段と、  
上記第2の二次巻線に得られる交番電圧を入力して整流動作を行うことで、所定の高圧レベルとされる直流高電圧を得るように構成された直流高電圧生成手段と、  
を備えることを特徴とするスイッチング電源回路。

【請求項2】 上記直流高電圧生成手段は、ジョーンズ・アンド・ウォーターズ回路を備えて構成されていることを特徴とする請求項1に記載のスイッチング電源回路。

【請求項3】 上記直流高電圧生成手段は、コッククロフト・アンド・ウォルトン回路を備えて構成されていることを特徴とする請求項1に記載のスイッチング電源回路。

【請求項4】 上記直流高電圧生成手段は、ミッセル回路を備えて構成されていることを特徴とする請求項1に記載のスイッチング電源回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、各種電子機器に電源として備えられるスイッチング電源回路に関わり、特に所要の用途に用いる高電圧を出力するためのスイッチング電源回路に関するものである。

## 【0002】

【従来の技術】 従来から例えばテレビジョン受像機やプロジェクタ装置等の電子機器においては、画像表示を行うために陰極線管（CRT : Cathode-ray Tube）を備えたものがある。陰極線管（以下、「CRT」という）を備えたテレビジョン受像機では、良く知られているように、CRTの内部に設けられている電子銃から出力される電子ビームを左右方向（水平方向）に偏向するための

水平偏向回路系ブロックと、上下方向（垂直方向）に偏向するための垂直偏向系ブロックが設けられている。また、水平偏向回路系ブロックには、CRTのアノード電極に対して例えば20kV～35kV程度の高圧を供給する高圧発生回路が設けられている。

【0003】 図8は、テレビジョン受像機に備えられている水平偏向回路系ブロックと、その周辺回路の構成を示した図である。この図に示すスイッチング電源回路10は、入力された直流電圧についてスイッチングを行

- 10 い、最終的には所定の電圧レベルの直流電圧に変換して出力するDC-DCコンバータとされる。このスイッチング電源回路10の前段には、全波整流方式のプリッジ整流回路Di及び平滑コンデンサCiから成る整流平滑回路が設けられ、この整流平滑回路により商用交流電源（交流入力電圧VAC）を整流平滑して直流電圧Eiを得る。そして、この直流電圧Eiをスイッチング電源回路10に対して入力するようしている。そしてこの場合には、スイッチング電源回路10からは、所定の電圧レベルに変換された直流出力電圧E0（E01, E02, E0  
20 3）が出力されるようになっている。上記各直流出力電圧E01, E02, E03の実際の電圧レベルとしては、例えば直流出力電圧E01=135V、直流出力電圧E02=15V、直流出力電圧E03=7Vとされる。

【0004】 水平発振回路20には、映像信号等に含まれている水平同期信号fHが入力される。そして、この水平同期信号fHに対応した発振周波数（15.75KHz）により発振を行い、水平同期信号fHに同期したパルス電圧を出力する。

- 【0005】 一点鎖線で囲って示した水平ドライブ回路30は、水平発振回路20からのパルス出力を増幅し、後述する水平出力回路40に対して十分大きいドライブ電流（駆動電流）を供給する。この場合、水平ドライブ回路30の構成としては、負荷となる水平出力回路40により水平発振回路20から供給されるパルス出力の周期が変動しないように、通常はエミッタ接地のトランジスト結合増幅回路によって構成されている。

- 【0006】 水平ドライブ回路30においては、図示するように、例えばトランジスタQ11のベースがコンデンサC11を介して水平発振回路20に対して接続されることで、水平発振回路20からのパルス電圧がトランジスタQ11のベースに入力されている。また、そのベース-エミッタ間に、バイアス抵抗R11が挿入され、ベースに対して所定のバイアス電圧が印加されている。スイッチング素子Q11のコレクタは、水平ドライブトランジストHDTの一次巻線N11及びコレクタ抵抗R13を介して上記スイッチング電源回路10の二次側出力端子（直流出力電圧E01）に接続され、そのエミッタが接地されている。また、そのコレクタ-エミッタ間に、コンデンサC12と抵抗R12との直列接続回路からなるダンピング回路が設けられている。なお、上記コンデンサC12と抵抗

R12との直列接続回路からなるダンピング回路は、水平ドライブトランスHDTの一次巻線N11を流れる電流に対して、サージ電流や振動電流（リングイン電流）が重畠されるのを防止している。また、水平ドライブトランスHDTの一次巻線N11の巻始め端部と二次側アースとの間に設けられているコンデンサC13はノイズ除去用のコンデンサとされる。

【0007】また、水平ドライブトランスHDTの一次巻線N11の巻始め端部は、コレクタ抵抗R13を介して上記スイッチング電源回路10の直流出力端子（直流出力電圧E01）に接続され、その巻終わり端部がトランジスタQ11のコレクタに接続されている。また、その二次巻線N21の巻終わり端部は、後述する水平出力回路40の出力トランジスタQ12のベースに接続され、その巻始め端部がアースに対して接地されている。

【0008】トランジスタQ11では、水平発振回路20から出力された水平発振出力を増幅した出力が得られ、この増幅出力は、水平ドライブトランスHDTの一次巻線N11に伝達される。そして、水平ドライブトランスHDTでは、この一次巻線N11に得られる出力を二次巻線N21に伝送する。この場合、水平ドライブトランスHDTの一次巻線N11と二次巻線N21の極性（巻方向）は逆極性となるように巻装される。

【0009】一点鎖線で囲って示した水平出力回路40は、上記水平ドライブトランスHDTの二次側から得られる出力を増幅することで、CRTの電子銃から出力される電子ビームを水平方向に走査する水平偏向電流IDYを発生させる。また同時に、後述する高圧発生回路50において高電圧を発生させるためのフライバックパルスを生成するように構成される。

【0010】水平出力回路40においては、出力トランジスタQ12のベースが上記水平ドライブトランスHDTの二次巻線N21の巻終わり端部に接続され、そのコレクタが後述するフライバックトランスFBTの一次側低圧巻線NLVを介してスイッチング電源回路10の二次側出力端子（二次側出力電圧E01）に接続されている。なお、そのエミッタは接地されている。また、出力トランジスタQ12のコレクターエミッタ間には、ダンパダイオードD11、水平帰線コンデンサCr1が並列に接続されている。さらに、そのコレクターエミッタ間には、【水平偏向ヨークHDY、水平直線補正コイルHLC、S字補正コンデンサCS1】から成る直列接続回路が接続されているものとされる。

【0011】このような構成とされる水平出力回路40では、水平帰線コンデンサCr1のキャパシタンスと、フライバックトランスFBTの一次側低圧巻線NLVのリーケージインダクタンス成分LLVとにより、電圧共振形コンバータを形成している。そして、水平ドライブトランスHDTの二次側出力によって出力トランジスタQ12がオン／オフ動作されることで、水平偏向ヨークHDYに

は鋸歯状波形とされる水平偏向電流IDYが流れる。また、出力トランジスタQ12がオフとなる期間では、水平偏向ヨークHDYのインダクタンスLDYと水平帰線コンデンサCr1のキャパシタンスとの共振動作、及びダンパダイオードD11の作用によって、水平帰線コンデンサCr1の両端には、比較的高電圧とされるパルス電圧（フライバックパルス電圧）V11が発生する。なお、水平直線補正コイルHLC、及びS字補正コンデンサCS1の動作については省略するが、例えば水平偏向電流IDYを補正してCRTの管面に表示される画像の歪みを補正するよう動作している。

【0012】一点鎖線で囲って示した高圧発生回路50は、例えばフライバックトランスFBT（Fly Back Transformer）と高圧整流回路によって構成されており、上記水平出力回路40にて生成されるフライバックパルス電圧V11を昇圧して、例えばCRTのアノード電圧レベルに対応した高電圧を生成する。

【0013】ここで、上記フライバックトランスFBTの構造を、図12の断面図により説明しておく。この図に示すフライバックトランスFBTでは、2つのコの字形コアCR10、CR20の各磁脚を対向するように組み合わせることでコーコの字形コアCR30が形成される。そして、コの字形コアCR10の磁脚端部と、コの字形コアCR20の磁脚端部との対向する部分にはギャップGを設けるようにされる。そして、図示するように、コーコの字形コアCR30の一方の磁脚に対して、低圧巻線ボビンLBと高圧巻線ボビンHBとを取付けることで、これら低圧巻線ボビンLB及び高圧巻線ボビンHBに対して、それぞれ一次側低圧巻線NLV及び昇圧巻線NHVを分割して巻装するようにしている。この場合、低圧巻線ボビンLBには単線を用いて一次側低圧巻線NLVが巻装され、高圧巻線ボビンHBには同じく単線を用いて昇圧巻線NHVが巻装される。この時、高圧巻線ボビンHBには、例えば複数の昇圧巻線NHVを絶縁した状態で巻装する必要があるため、昇圧巻線NHVの巻き方は、各昇圧巻線NHVを所定回数巻装して得られる2つの巻線層ごとに層間フィルムFを挿入して巻き上げる、いわゆる層間巻きとされている。

【0014】説明を図8に戻す。上記図12に示した構造のフライバックトランスFBTの実際としては、例えば図8に示すようにして、昇圧巻線NHVとして5組の昇圧巻線NHV1、NHV2、NHV3、NHV4、NHV5が分割されて各々独立した状態で巻装されている。なお、一次側低圧巻線NLVとしては1つの巻線だけが巻装されている。ここで、一次側低圧巻線NLVに対する各昇圧巻線NHV1～NHV5の極性（巻方向）は逆極性となるように巻装されている。一次側低圧巻線NLVの巻始め端部は、スイッチング電源回路10の二次側出力端子（直流出力電圧E01）に接続され、巻終わり端部は出力トランジスタQ12のコレクタに対して接続されている。また、昇圧巻線N

HV1～NHV5の各々に対しては、その巻き終わり端部に対して、高圧整流ダイオードDHV1, DHV2, DHV3, DHV4, DHV5のアノード側が接続されている。そして、高圧整流ダイオードDHV1のカソードは抵抗RHVを介して平滑コンデンサC0HVの正極端子と接続され、また、高圧整流ダイオードDHV1, DHV2, DHV3, DHV4, DHV5の各カソードは、それぞれ、昇圧巻線NHV1, NHV2, NHV3, NHV4の巻き始め端部に対して接続される。

【0015】このような接続形態では、【昇圧巻線NHV1、高圧整流ダイオードDHV1】、【昇圧巻線NHV2、高圧整流ダイオードDHV2】、【昇圧巻線NHV3、高圧整流ダイオードDHV3】、【昇圧巻線NHV4、高圧整流ダイオードDHV4】、【昇圧巻線NHV5、高圧整流ダイオードDHV5】という5組の半波整流回路が形成され、そして、これら5組の半波整流回路が直列に接続されていることになる。

【0016】従って、フライバックトランスFBTの二次側においては、5組の半波整流回路が昇圧巻線NHV1～NHV5に誘起された電圧を整流して平滑コンデンサC0HVに対して充電するという動作を行うことで、平滑コンデンサC0HVの両端には、各昇圧巻線NHV1～NHV5に誘起される電圧の5倍に対応するレベルの直流電圧が得られることになる。つまり、5倍電圧半波整流回路が形成されていることになる。この平滑コンデンサC0HVの両端に得られた直流電圧は直流高電圧EHVとされて、例えばCRTのアノード電圧として利用される。

【0017】なお、高圧整流ダイオードDHV3のカソードと二次側アースとの間に挿入されている【抵抗R1、可変抵抗R2、抵抗R3】からなる直列接続回路は、上記直流高電圧EHVより低い電圧レベルを得るために設けられ、例えばCRTのフォーカス電圧等として利用される直流出力電圧EFVを出力する。

【0018】上記図8に示した回路の各部の動作波形は図9に示される。図8に示す回路では、出力トランジスタQ12のベースには、水平ドライブ回路30にて増幅された水平発振回路20からパルス電圧が入力されることから、出力トランジスタQ12のスイッチング周波数は、水平同期信号fHの同期周波数(15.75kHz)に対応したものとなる。例えば、図示するように出力トランジスタQ12のオン期間(水平走査期間)TONが52.7μs、オフ期間(水平帰線期間)TOFFが10.8μsになっており、この期間TONと期間TOFFを合わせた1周期の期間(63.5μs)が水平同期信号fHの周期に対応している。

【0019】この場合、出力トランジスタQ12のコレクタには、スイッチング素子Q12のオン／オフ動作により、図9(d)に示すような波形のコレクタ電流ICが流れ。これにより、フライバックトランスFBTの一次側低圧巻線NLVには、図9(c)に示すような波形の一次側電流I11が流れ、水平偏向ヨークHDYには図9

(b)に示すような波形の水平偏向電流IDYが流れることになる。

【0020】この時、出力トランジスタQ12のコレクターエミッタ間に対して並列に接続されている水平帰線コンデンサCr1の両端電圧V11は、図9(a)に示すように、出力トランジスタQ12がオンとなる期間TONでは0レベルになる。また、出力トランジスタQ12がオフとなる期間TOFFでは、水平偏向ヨークHDYのインダクタス成分LDYと水平帰線コンデンサCr1のキャパシタスとの共振動作によって、例えば1000Vp～1200Vp程度のフライバックパルス電圧V11が発生する。

【0021】そして、図8に示した高圧発生回路50では、上記のようなフライバックパルス電圧V11により、フライバックトランスFBTの一次側に印加される正のパルス電圧を昇圧して、二次側から所定の直流高電圧EHVを得るようにしている。例えば水平帰線コンデンサCr1の両端に1000Vp～1200Vpのフライバックパルス電圧V11が発生した場合は、図10に示すように、フライバックトランスFBTの一次側低圧巻線NLVには約900Vp程度の正のパルス電圧が印加される。これにより、各昇圧巻線NHV1～NHV5には、上記正のパルス電圧を約6.5kV程度にまで昇圧された誘起電圧が発生する。高圧発生回路50には5組の昇圧巻線NHV1～NHV5が巻装され、5倍電圧半波整流回路が設けられていることから、高圧発生回路50からは約32kVの直流高電圧EHVが出力されることになる。

【0022】なお、このようなフライバックトランスFBTの一次側低圧巻線NLV及び昇圧巻線NHV1～NHV5の巻線数は、例えば各昇圧巻線NHV1～NHV5として、高圧巻線ボビンHBに500T(ターン)程度の巻線を巻装した後、所定の直流高電圧EHVが得られるように低圧巻線ボビンLBに一次側低圧巻線NLVを所定のターン巻装することで構成されるものである。

【0023】

【発明が解決しようとする課題】ところで、図8に示した回路は、水平出力回路40にて得られるフライバックパルス電圧V11を利用して高圧発生回路50から直流高電圧EHVを得るようにしている。このため、入力電力を高圧負荷電力に変換する際の電力変換効率は約70%程度となり、高圧負荷電力を得る際の無効電力は比較的大きいものとされる。

【0024】また、高圧発生回路50では、フライバックトランスFBTの一次側低圧巻線NLVに入力される正のパルス電圧(フライバックパルス電圧)により、各昇圧巻線NHVに誘起される誘起電圧を得、この誘起電圧のピーク値を、各高圧整流ダイオードDHVによって半波整流することで、直流高電圧EHVを得るようにしている。しかしながら、この場合は高圧整流ダイオードDHVの導通角が狭く、等価的には電源インピーダンスが高くなる

ため、直流高電圧E HVの電圧レベルは、高圧負荷の変動の影響を受けやすくなるという欠点がある。

【0025】例えば図8に示した回路をCRTの画面サイズが29インチ以上とされるテレビジョン受像機に適用した場合、高圧発生回路50からは、CRTの画面輝度を確保するために、アノード電極に対して2mA以上のビーム電流IHVを供給する必要がある。つまり、CRTのアノード電極に対して供給される直流高電圧E HVの電圧レベルを例えば32kVとすると、高圧発生回路50からの高圧負荷電力としては64W(32kV×2mA)必要になる。このため、高圧発生回路50からは、高圧負荷電力として、少なくとも0W(IHV=0mA)～64W(IHV=2mA)までは変動することが考えられる。

【0026】一例として高圧負荷電力を0W(IHV=0mA)～64W(IHV=2mA)まで変化させた時に、高圧発生回路50から出力される直流高電圧E HVの変化の様子を図11に示す。この場合、高圧負荷電力が0W(IHV=0mA)の時は、直流高電圧E HVの電圧レベルが32kVになっている。これに対して、高圧負荷電力が64W(IHV=2mA)まで増加すると、高圧整流ダイオードDHV、及び突入電流制限抵抗RHV等による電圧降下によって直流高電圧は約30.5kVまで低下している。つまり、図8に示した回路を実際のテレビジョン受像機等に適用した場合は、高圧負荷電力の実使用範囲内(0W～64W)における直流高電圧E HVの電圧レベル幅ΔE HVは約1.5kVになる。

【0027】このように直流高電圧E HVの電圧レベルが変動すると、例えば水平偏向電流IDYの電流値が一定のもとでは、CRTから出力される電子ビームの水平方向の振幅が変化する。このため、実際のテレビジョン受像機においては、直流高電圧E HVの変動によって電子ビームの水平方向の振幅が変化しないように、水平偏向電流IDYの電流値を補正するズーミング補正回路等を水平出力回路40に対して設ける必要があった。

【0028】また、フライバックトランジスタFBTは、上述したように、一方の磁脚に対してのみ巻線が施されていることから、巻線が施されていない他方の磁脚のギャップGからの漏洩磁束や、昇圧巻線N HVの漏洩インダクタンスの分布容量によって、リング（振動）が発生することがある。例えば昇圧巻線N HVの漏洩インダクタンスによって、図10に示すように、昇圧巻線N HVに誘起される誘起電圧が負レベルとなるタイミングでリング（振動）が発生すると、図9(c)に示したフライバックトランジスタFBTの一次側を流れる一次側電流I11にリング成分が重畠される。この場合、図9(b)に示した水平偏向電流IDYにもリング電流成分が重畠されるため、例えばCRTの画面左端にラスター・リングが生じる。このため、実際のテレビジョン受像機では、ラスター・リングを防止するために何らかの対

策が必要になる。

【0029】また、フライバックトランジスタFBTにおいては、一次側低圧巻線NLVを流れる一次側電流（フライバック電流）I11に直流成分が重畠されるため、フライバックトランジスタFBTが飽和しないようにコアの形状を太くしたり、一次側電流I11が流れる一次側低圧巻線NLVの巻線径を太くする必要がある。この結果、フライバックトランジスタFBTの形状が大型化するという欠点もあった。

10 【0030】また、フライバックトランジスタFBTの一次側を流れる一次側電流I11に直流電流成分が重畠されると、これに伴って出力トランジスタQ12を流れるコレクタ電流ICのピークレベルが増加する。このため、出力トランジスタQ12を大電力に耐えられる高耐圧トランジスタによって構成したり、出力トランジスタQ12の発熱を抑えるための放熱板等を取り付ける等の対策が必要になる。

### 【0031】

【課題を解決するための手段】そこで、本発明は上記した課題を考慮して次のようにしてスイッチング電源回路を構成する。スイッチング素子を備えて入力された直流入力電圧を断続して出力するスイッチング手段と、一次側の出力を二次側に伝送するために設けられ、一次側には一次巻線を巻回し、二次側には第1の二次巻線と第2の二次巻線を巻回すると共に、一次巻線と第1の二次巻線とについては疎結合とされる所要の結合度が得られるようされ、第1の二次巻線と第2の二次巻線については密結合の状態が得られるようにされた絶縁コンバータトランジスタと、スイッチング手段の動作を電流共振形とするようにして挿入される一次側直列共振回路と、スイッチング手段のスイッチング動作時において部分共振動作が得られるようにして形成される一次側部分共振回路とを備える。そして、第1の二次巻線に得られる交番電圧を入力して整流動作を行うことで、二次側直流出力電圧を得るように構成された直流出力電圧生成手段と、二次側直流出力電圧のレベルに応じてスイッチング素子のスイッチング周波数を可変することで定電圧制御を行うようになされる定電圧制御手段と、第2の二次巻線に得られる交番電圧を入力して整流動作を行うことで所定の高圧レベルとされる直流高電圧を得るように構成された直流高電圧生成手段とを備えることとした。

【0032】上記構成によると、本発明としては、一次側において電流共振形コンバータを形成するための直列共振回路と、いわゆる部分共振動作を得るための一次側部分共振回路を複合的に備えたスイッチング電源回路が形成される。そして、この一次側の電流共振形コンバータの出力を二次側に伝送する絶縁コンバータトランジスタの二次側に対して、第1の二次巻線と第2の二次巻線（昇圧巻線）を巻装する。第1の二次巻線に得られる交番電圧については整流平滑化を行って二次側直流出力電圧を

得るようにされ、この二次側直流出力電圧に基づいて一次側電流共振形コンバータのスイッチング周波数を可変することで低電圧制御を図るようにされる。また、第2の二次巻線に得られる交番電圧を直流高電圧生成手段に入力することで、所定の高圧レベルとされる直流高電圧を得るようにしている。つまり、本発明にあっては、例えばテレビジョン受像機の水平偏向を行うのに必要とされる直流高電圧を得るのに、水平偏向回路系は介在しないようにされる。

#### 【0033】

【発明の実施の形態】図1の回路図は、本発明の実施の形態としてのスイッチング電源回路の構成を示している。この図に示す電源回路は、2石のスイッチング素子（バイポーラトランジスタ）をハーフブリッジ結合した、自励式の電流共振形スイッチングコンバータを備えた構成を採る。この電流共振形スイッチングコンバータにおいては、図のように2つのスイッチング素子Q1, Q2をハーフブリッジ結合したうえで、平滑コンデンサCiの正極側の接続点とアース間にに対して挿入するようにして接続されている。この場合、スイッチング素子Q1, Q2には、バイポーラトランジスタ（BJT；接合型トランジスタ）が採用される。

【0034】この場合、商用交流電源ACには、ブリッジ整流回路Di及び平滑コンデンサCiからなる整流平滑回路が接続されており、交流入力電圧VACのほぼ1倍のレベルに対応する整流平滑電圧を生成し、上記電流共振形スイッチングコンバータに対して、直流入力電圧として供給するようになっている。

【0035】スイッチング素子Q1, Q2の各コレクターベース間には、それぞれ起動抵抗RS1, RS2が挿入される。また、スイッチング素子Q1, Q2の各ベース-エミッタ間にはそれぞれクランプダイオードDD1, DD2が挿入される。また、スイッチング素子Q1のベースとスイッチング素子Q2のコレクタ間に対しては、共振用コンデンサCB1、ベース電流制限用抵抗RB1、駆動巻線NB1から成る直列接続回路が挿入される。共振用コンデンサCB1は、自身のキャパシタンスと、駆動巻線NB1のインダクタンスLB1と共に自励発振駆動用の直列共振回路を形成し、これによりスイッチング素子Q1のスイッチング周波数を決定する。同様に、スイッチング素子Q2のベースと一次側アース間にに対しては、共振用コンデンサCB2、ベース電流制限用抵抗RB2、駆動巻線NB2から成る直列接続回路が挿入されており、共振用コンデンサCB2と駆動巻線NB2のインダクタンスLB2と共に自励発振用の直列共振回路を形成して、スイッチング素子Q2のスイッチング周波数を決定している。

【0036】また、スイッチング素子Q1のエミッタとスイッチング素子Q2のコレクタの接点（スイッチング出力点）と、一次側アースの間には、部分共振用コンデンサCcが接続される。この部分共振用コンデンサCc

は、後述する直列共振コンデンサC1より十分小さいキャパシタンスとされ、スイッチング素子Q1, Q2のスイッチングノイズを吸収する作用を有する。また、部分共振用コンデンサCcは、自身のキャパシタンスと絶縁コンバータトランスPITの漏洩インダクタンス成分により、スイッチング素子Q1, Q2のコレクタ電流ICI, IC2を略正弦波形の共振電流とするための部分共振回路を形成している。これにより、後述するようにして行われる定電圧制御動作によって可変制御されるスイッチング周波数に対応して、少なくとも、スイッチング素子Q1, Q2のターンオフ時にゼロ電圧スイッチング（ZVS : Zero Volt Switching）動作、ゼロ電流スイッチング動作（ZCS : Zero Current Switching）を得るために共振作用も有する。つまり、一次側電流共振形コンバータの動作として、いわゆる部分共振動作が得られるようになるものである。これにより、スイッチング素子Q1, Q2におけるスイッチング損失の低減が図られる。

【0037】ドライブトランスPRT（Power Regulating Transformer）はスイッチング素子Q1, Q2を駆動すると共に、スイッチング周波数を可変制御することにより定電圧制御を行うために設けられるもので、この図の場合には駆動巻線NB1, NB2及び共振電流検出巻線NDが巻回され、更にこれらの各巻線に対して制御巻線NCが直交する方向に巻回された直交型の可飽和リアクトル（直行型トランス）とされている。このドライブトランスPRTの駆動巻線NB1の一端は、共振用コンデンサCB1-抵抗RB1の直列接続を介してスイッチング素子Q1のベースに接続され、他端はスイッチング素子Q1のエミッタに接続される。また、駆動巻線NB2の一端はアースに接地されると共に、他端は共振用コンデンサCB2-抵抗RB2の直列接続を介してスイッチング素子Q2のベースと接続されている。駆動巻線NB1と駆動巻線NB2は互いに逆極性の電圧が発生するように巻装されている。

【0038】上記構成による電源回路のスイッチング動作としては、先ず商用交流電源が投入されると、例えば起動抵抗RS1, RS2を介してスイッチング素子Q1, Q2のベースに起動電流が供給されることになるが、例えばスイッチング素子Q1が先にオンになったとすれば、スイッチング素子Q2はオフとなるように制御される。そ

してスイッチング素子Q1の出力として、共振電流検出巻線ND→一次巻線N1→直列共振コンデンサC1に共振電流が流れるが、この共振電流が0となる近傍でスイッチング素子Q2がオン、スイッチング素子Q1がオフとなるように制御される。そして、スイッチング素子Q2を介して先とは逆方向の共振電流が流れる。以降、スイッチング素子Q1, Q2が交互にオンとなる自励式のスイッチング動作が開始される。このように、平滑コンデンサCiの端子電圧を動作電源としてスイッチング素子Q1, Q2が交互に開閉を繰り返すことによって、絶縁コンバータトランスPITの一次側巻線N1に共振電流波形

に近い一次側電流（ドライブ電流）I1を供給し、二次側に交番出力を得る。

【0039】絶縁コンバータトランスPIT(Power Isolation Transformer)は、スイッチング素子Q1, Q2のスイッチング出力を二次側に伝送する。ここで、この絶縁コンバータトランスPITの構造を図4に示す。絶縁コンバータトランスPITは、図4(a)に示されているように、例えばフェライト材によるE形コアCR1、CR2を互いの磁脚が対向するように組み合わせたE形コアCRが備えられる。そして、このE形コアCRの中央磁脚に対して、分割ボビンLB1を利用して一次巻線N1と二次巻線N2がそれぞれ分割された状態で巻装されている。この場合、一次巻線N1及び二次巻線N2の線材には複数の単線を束ねて形成したリップ線が用いられる。

【0040】そして、E形コアCRの中央磁脚に対しては、図のようにギャップGを形成するようにしている。これによって、一次巻線N1と二次巻線N2については、所要の結合係数による疎結合の状態が得られるようしている。なお、ギャップGは、各E形コアCR1, CR2の中央磁脚を、2本の外磁脚よりも短くすることで形成することが出来る。また、一次巻線N1と二次巻線N2との結合係数kとしては、例えば $k \approx 0.85$ という疎結合の状態を得るようにしており、その分、飽和状態が得られにくいようにしている。

【0041】さらに絶縁コンバータトランスPITでは、二次巻線N2が巻装されている分割ボビンLB1の上に高圧巻線ボビンHB1が設けられる。そして、この高圧巻線ボビンHB1を利用して昇圧巻線NHVが巻装される。この場合、昇圧巻線NHVと二次巻線N2とは密結合の状態が得られる。また、昇圧巻線NHVの線材としては、例えば上記した一次巻線N1及び二次巻線N2がリップ線とされるのに対して、例えばその線径が $30\mu m \sim 60\mu m$ 程度の細線(单線)が用いられている。

【0042】ところで、上記したような絶縁コンバータトランスPITでは、後述するように、昇圧巻線NHVに誘起される誘起電圧VHVの電圧レベルが、二次巻線N2に誘起される誘起電圧V2の電圧レベルに比べてはるかに高いものとなる。このため、高圧巻線ボビンHB1に対して昇圧巻線NHVを巻装する際には、昇圧巻線NHVの絶縁が十分確保できるよう、例えば図4(b)、図4(c)に示されているような巻き方が採られる。

【0043】図4(b)には、昇圧巻線NHVを複数の領域に分割された高圧巻線ボビンHB1に分割して巻装する、いわゆる分割巻き(スリット巻き)が示されている。昇圧巻線NHVを分割巻きによって巻装する場合は、図示するように、高圧巻線ボビンHB1の内側に対して一体的に設けた仕切板D Vにより、複数の巻線領域であるスリットSを形成するようにされる。そして、この各スリットS内に対して昇圧巻線NHVを巻装することで昇

圧巻線NHV間の絶縁を得るようにしている。また、この場合、高圧巻線ボビンHB1に巻装された昇圧巻線NHVの上には、例えばエポキシ樹脂EP等の絶縁樹脂によりモールドが施されている。また図4(c)には、高圧巻線ボビンHB1に対して昇圧巻線NHVを巻き上げる際に、昇圧巻線NHVを巻装して形成される巻線層ごとに、層間フィルムFを挿入することで、昇圧巻線NHV間の絶縁を得るようにした、層間巻きの形態が示されている。

【0044】説明を図1に戻す。この場合、絶縁コンバータトランスPITの一次巻線N1の一端は、共振電流検出巻線NDを介してスイッチング素子Q1のエミッタとスイッチング素子Q2のコレクタの接点(スイッチング出力点)に接続され、他端は直列共振コンデンサC1を介して一次側アースに接地されることで、スイッチング出力が得られるようになる。

【0045】上記接続形態では、上記直列共振コンデンサC1及び一次巻線N1は直列に接続されているため、この直列共振コンデンサC1のキャパシタンス及び一次巻線N1(直列共振巻線)を含む絶縁コンバータトランスPITの漏洩インダクタンス(リーケージインダクタンス)成分により、スイッチングコンバータの動作を電流共振形とするための一次側直列共振回路を形成している。つまり、図1に示した本実施の形態の電源回路の一次側には電流共振形コンバータが備えられている。

【0046】従って、図1に示す回路では、一次側スイッチングコンバータの動作を電流共振形とするための一次側直列共振回路と、先に述べたようにして、スイッチング素子Q1, Q2のスイッチング動作時において部分共振動作が得られるようにするための部分共振回路が複合的に備えられた構成を採ることになる。なお、本明細書では、このようにして、一次側に対して一次側直列共振回路と部分共振回路という2組の共振回路が備えられて動作する構成のスイッチングコンバータについては、「複合電流共振形スイッチングコンバータ」ともいうこととする。

【0047】絶縁コンバータトランスPITの二次側には、第1の二次巻線とされる二次巻線N2と、第2の二次巻線とされる昇圧巻線NHVとが巻装されている。まず、二次巻線N2側の構成から説明する。二次巻線N2には、一次巻線N1に供給されるスイッチング出力によって、二次巻線N2に交番電圧が誘起される。二次巻線N2に対しては、ブリッジ整流回路DBR及び平滑コンデンサC01から成る整流平滑回路が設けられることで、所定の電圧レベル(例えば135V)とされる直流出力電圧E01を得るようになっている。なお、この直流出力電圧E01は制御回路1に対しても分岐して入力される。制御回路1においては、直流出力電圧E01を検出電圧として利用する。

【0048】制御回路1は、例えば二次側の直流出力電圧E01のレベルに応じてそのレベルが可変される直流出

流を、制御電流としてドライブトランスP R Tの制御巻線N Cに供給することにより、次の述べるようにして定電圧制御を行う。

【0049】例えば、交流入力電圧や負荷電力の変動によって二次側出力電圧E01が変動したとすると、制御回路1では二次側出力電圧E01の変動に応じて制御巻線N Cに流れる制御電流のレベルを可変制御する。この制御電流によりドライブトランスP R Tに発生する磁束の影響で、ドライブトランスP R Tにおいては飽和傾向の状態が変化し、駆動巻線NB1, NB2のインダクタンスを変化させるように作用するが、これにより自励発振回路の条件が変化してスイッチング周波数が変化するように制御される。この図に示す電源回路では、直列共振コンデンサC1及び一次巻線N1の直列共振回路の共振周波数よりも高い周波数領域でスイッチング周波数を設定しているが、例えばスイッチング周波数が高くなると、直列共振回路の共振周波数に対してスイッチング周波数が離れていくようにされる。これにより、スイッチング出力に対する一次側直列共振回路の共振インピーダンスは高くなる。このようにして共振インピーダンスが高くなることで、一次側直列共振回路の一次巻線N1に供給されるドライブ電流が抑制される結果、二次側出力電圧が抑制されることになって、定電圧制御が図られることになる。なお、以降はこのような定電圧制御方式を「スイッチング周波数制御方式」と呼ぶ。

【0050】続いて、絶縁コンバータトランスP I Tの二次側の構成として、昇圧巻線N H V側の構成について説明する。昇圧巻線N H Vには、二次巻線N2と同様に、一次巻線N1により誘起された誘起電圧が発生することになる。上述もしたように、昇圧巻線N H Vは二次巻線N2とは密結合の状態で巻装されていることから、昇圧巻線N H Vに誘起される誘起電圧の電圧レベルは、二次巻線N2に得られる共振電圧V2の電圧レベルと、二次巻線N2と昇圧巻線N H Vとの巻線比によって決定される。即ち、二次巻線N2の巻線数（ターン数）をN2、共振電圧V2の電圧レベルをV2、昇圧巻線N H Vの巻線数をN H Vとすれば、昇圧巻線N H Vに誘起される交番電圧V H Vの電圧レベルV H Vは、 $V_{H V} = V_2 \times N_{H V} / N_2$ によって示される。即ち、共振電圧V2と交番電圧V H V、及び二次巻線N2と昇圧巻線N H Vとの間には、 $V_2 / N_2 = V_{H V} / N_{H V}$ の関係が成り立つ。そして実際にには、この関係に基づいて昇圧巻線N H Vの巻線数を決定することで、昇圧巻線N H Vにて励起される交番電圧が所要のレベルにまで昇圧するようになっている。

【0051】上記昇圧巻線N H Vには多倍圧整流回路2が接続されており、多倍圧整流回路2には昇圧巻線N H Vに発生した昇圧交番電圧V H Vが入力される。そして、この多倍圧整流回路2にて交番電圧V H Vを利用した多倍圧整流動作が行われることで、平滑コンデンサC O H Vの両端には、所定の高レベル（例えば32KV）の直流高電圧

E H Vが得られる。この直流高電圧E H VがC R Tのアノード電圧として利用される。

【0052】図2には、上記図1に示したスイッチング電源回路に備えられる多倍圧整流回路2の具体的な回路構成例として、対称形カスケード整流回路として知られているジョーンズ&ウォーターズ回路が示されている。ジョーンズ&ウォーターズ回路としては、この図に示されるように、先ず、昇圧巻線N H Vの巻始め端部に対して、高圧コンデンサCHVA1, CHVA2, ..., CHVAnの直列接続から成る第1のコンデンサ直列回路が接続され、このコンデンサ直列回路の高圧コンデンサCHVAn側の端部が高圧整流ダイオードDHVA(n+1)を介して平滑コンデンサC O H Vの正極端子（直流高電圧の出力端）に対して接続される。また、昇圧巻線N H Vの巻終わり端部に対しては、高圧コンデンサCHVB1, CHVB2, ..., CHVBnの直列接続から成る第2のコンデンサ直列回路が接続され、高圧コンデンサCHVBnの端部が高圧整流ダイオードDHVB(n+1)を介して平滑コンデンサC O H Vの正極端子に対して接続される。

10 【0053】また、アースと平滑コンデンサC O H Vの正極端子との間には、高圧整流ダイオードDHVA0, DHVA1, DHVB2, ..., DHVBn, DHVA(n+1)の直列接続から成る第1のダイオード直列回路を接続しており、これらの各高圧整流ダイオードの各接続点は、上記第1のコンデンサ直列回路と第2のコンデンサ直列回路の各高圧コンデンサ間の接続点に対して、図のように順次はし渡していくようにして接続される。また、同様にして、二次側アースと平滑コンデンサC O H Vの正極端子との間にに対して、高圧整流ダイオードDHVB0, DHVB1, DHVA2, ..., DHVAn, DHVB(n+1)の直列接続からなる第2のダイオード直列回路を接続し、これらの各高圧整流ダイオードの各接続点を、上記第1のコンデンサ直列回路と第2のコンデンサ直列回路の各高圧コンデンサ間の接続点に対して順次接続していくようになる。

20 【0054】このような接続形態では、[DHVA1, DHV B1, CHVA1, CHVB1] ..., [DHVAn, DHVBn, CHVA n, CHVBn]というn段の部分整流回路が接続されて整流回路全体を形成することになる。そして、このような構成とされる対称形カスケード整流回路によれば、平滑コンデンサC O H Vの両端には、昇圧巻線N H Vに誘起される誘起電圧V H Vの $2(n+1)$ 倍（但し、nは整流回路を形成する部分整流回路の段数を示し、1以上の整数とされる）に対応する高レベルの直流高電圧E H Vが得られることになる。

30 【0055】ここで、例えば、上記した対称形カスケード整流回路として何段により構成するのかについては、実際に必要とされる直流高電圧E H Vと、昇圧巻線N H Vに誘起される昇圧交番電圧V H Vとのレベルとの関係によって適宜決定されればよい。一例として、昇圧巻線N H Vに誘起される昇圧交番電圧V H Vが約4KV程度であるとし

40 40 【0056】ここで、昇圧巻線N H Vに誘起される昇圧交番電圧V H Vが約4KV程度であるとし

て、直流高電圧  $E_{HV}$  として 32 KV を得る必要があるとすれば、上記図 4 に示す対称形カスケード整流回路としては 3 段による 8 倍電圧整流回路を構成すればよいことになる。

【0056】図 1 に示したスイッチング電源回路について、上記図 2 に示した対称形カスケード整流回路を多倍圧整流回路 2 として備えた場合の要部の動作波形を図 3 に示す。ここで図 3 (a) ~ (f) には、交流入力電圧  $V_{AC} = 100V$  で、多倍圧整流回路 2 での高圧負荷電力が 6.4 W (直流高電圧  $E_{HV} = 32 KV$ 、負荷電流  $I_{HV} = 2 mA$ ) とされた時の各部の動作波形が示され、図 3 (g) ~ (l) には、交流入力電圧  $V_{AC} = 100V$  で、多倍圧整流回路 2 での高圧負荷電力が 0 W (直流高電圧  $E_{HV} = 32 KV$ 、負荷電流  $I_{HV} = 0 mA$ ) とされた時の、図 3 (a) ~ (f) と同じ各部位の動作波形が示されている。なお、この場合の絶縁コンバータトランス P I T の一次巻線 N1 の巻線数は 40 T (ターン)、昇圧巻線 N HV の巻線数は 1300 T とされ、高圧コンデンサ CHVA1, CHVA2, ... CHVAn については、それぞれ 1000 pF が選定される。また、このときの二次側直流出力電圧  $E_{O1}$  は、 $E_{O1} = 135 V$  となるように定電圧制御されるものとし、このときの出力電流  $I_{O1}$  レベルは、 $I_{O1} = 0.9 A$  であるものとする。

【0057】先に、図 3 (a) ~ (f) を参照して、高圧負荷電力が 6.4 W 時の動作について説明する。高圧負荷電力が 6.4 W 時の場合、図 3 (a) のスイッチング素子 Q2 のコレクターエミッタ間電圧  $V_1$  は、スイッチング素子 Q2 がオンとなる期間  $T_{ON}$  には 0 レベルで、オフとなる期間  $T_{OFF}$  には矩形波状のパルスが得られる。また、実際のスイッチング素子 Q1, Q2 のオン/オフ期間である  $T_{ON}/T_{OFF}$  としてはそれぞれ  $5 \mu s$  となっていることから分かるように、スイッチング素子 Q1, Q2 のスイッチング周波数は例えば 100 kHz となるように制御される。

【0058】また、スイッチング素子 Q2 のコレクタを流れるコレクタ電流  $I_{C2}$  は、部分共振用コンデンサ Cc の共振作用により、図 3 (d) に実線で示すような略正弦波形となる。これにより、スイッチング素子 Q2 のターンオフ時に流れるコレクタ電流  $I_{C2}$  の電流波形は、例えば図 3 (d) に破線で示した部分共振用コンデンサ Cc が無いとされる時のコレクタ電流  $I_{C2}$  の電流レベルより小さくなり、スイッチング素子 Q1, Q2 のターンオフ時には、ZCS に近い動作が得られる。

【0059】また、スイッチング Q1 の動作波形は、これまで説明したスイッチング素子 Q2 の動作波形とは位相が 180 度シフトした波形として示される。つまり、スイッチング素子 Q1 は、スイッチング素子 Q2 がオフとなる期間  $T_{OFF}$  においてオンとなる波形となる。そして、そのコレクタには部分共振用コンデンサ Cc の共振作用により、図 3 (c) に示すような波形のコレクタ電

流  $I_{C1}$  が流れる。このようにして、スイッチング素子 Q1, Q2 が交互にオン/オフを繰り返すスイッチング動作を行うことにより、絶縁コンバータトランス P I T の一次巻線 N1 には図 3 (b) に示すような波形の一次側共振電流  $I_1$  が流れる。

【0060】上記したスイッチング素子 Q1, Q2 のオン/オフ動作により、絶縁コンバータトランス P I T の二次側にはスイッチング出力が伝達される。この場合、絶縁コンバータトランス P I T の二次巻線 N2 には、図 3 (e) に示すようにして、135 Vp の矩形波状の交番電圧  $V_2$  が得られる。また、昇圧巻線 N HV には、図 3 (g) に示すようにして、4 KVp という高圧の交番電圧  $V_{HV}$  が得られることになる。これら二次側に得られる交番電圧  $V_2$ ,  $V_{HV}$  の周期としては、図 3 (a) に示す波形と比較しても分かるように、一次側のスイッチング周波数に従ったものとなっている。

【0061】また、高圧負荷電力が 0 W 時の場合、スイッチング素子 Q1, Q2 のスイッチング周波数は例えば 18.5 kHz 程度となるように制御され、実際のスイッチング素子 Q1, Q2 のオン/オフ期間  $T_{ON}/T_{OFF}$  としては、 $2.7 \mu s$  となる。そして、この高圧負荷電力が 0 W 時のときには、図 3 (a) ~ 図 3 (f) により説明した高圧負荷電力が 6.4 W 時の各波形は、それぞれ図 3 (g) ~ 図 3 (l) に示すようにして変化する。すなわち、スイッチング周波数が 18.5 kHz と高くなったのに応じて、ほぼ同様の波形を保った状態で、その周期が短くなるように変化しているものである。

【0062】これら図 3 (a) ~ (f) 及び図 3 (g) ~ (l) に示した動作波形を比較してわかるように、負荷が 6.4 W ( $E_{HV} = 32 KV$ ,  $I_{HV} = 2 mA$ ) ~ 0 W ( $E_{HV} = 32 KV$ ,  $I_{HV} = 0 mA$ ) の範囲で変化するすれば、スイッチング素子 Q1, Q2 のスイッチング周波数は 100 kHz ~ 18.5 kHz の制御範囲で変化することになる。

【0063】このような構成とされる図 1 に示した本実施の形態の回路と、図 8 に示した従来の回路とを比較すると、図 8 に示した回路では、スイッチング電源回路 10 の二次側直流電圧  $E_{O1}$  により、水平出力回路 40 にて得られるフライバックパルス電圧  $V_{11}$  を昇圧して高圧発生回路 50 から直流高電圧  $E_{HV}$  を得るようにしていた。これに対して、図 1 に示した本実施の形態の電源回路では、絶縁コンバータトランス P I T の二次側から出力される交番電圧  $V_{HV}$  を多倍圧整流回路 2 に入力することで直流高電圧  $E_{HV}$  を得るようにしている。つまり、図 1 に示した本実施の形態の回路では、絶縁コンバータトランス P I T の二次側から得られる交番電圧  $E_{HV}$  を多倍圧整流回路 2 に直接入力していることで、図 8 に示した回路のようにスイッチング電源回路 10 の直流出力電圧  $E_{O1}$  をフライバックパルス電圧に変換するための水平出力回路 40 を介在させることなく、多倍圧整流回路 2 により

直流高電圧E HVを得るようとしているものである。

【0064】これにより、図8に示した従来の回路では、入力電圧から直流高電圧E HVを得る際の電力変換効率が約70%程度であったのに対して、図1に示した本実施の形態の電源回路では、電力変換効率を90.5%まで向上させることができになるものである。また、これに伴って、入力電力も18.5W程度低減することが可能となっている。

【0065】また、上記した本実施の形態の電源回路をテレビジョン受像機等に適用した場合、例えば高圧負荷電力が0W(E HV=32KV, I HV=0mA)の時に直流高電圧E HVの電圧レベルが32KVであれば、高圧負荷電力が64W(E HV=32KV, I HV=2mA)まで増加しても、回路から出力される直流高電圧E HVの電圧レベルの変動幅 $\Delta E HV$ は約0.9KVに留まるという結果が得られた。これに対して、図8に示した回路では、高圧負荷電力が無負荷(I HV=0mA)～64W(I HV=2mA)まで変動した時の直流高電圧E HVの変動幅 $\Delta E HV$ は1.5KVとされていたものである。よって、図1に示した本実施の形態の回路を、例えばテレビジョン受像機等に適用して、CRTのアノード電極に対して直流高電圧E HVを供給すれば、直流高電圧E HVによってCRTから出力される電子ビームの水平方向の振幅変動を抑制することができるので、テレビジョン受像機の水平出力回路に対してズーミング補正回路等を設ける必要が無くなるものである。

【0066】また、図1に示した本実施の形態の回路では、絶縁コンバータトランスP ITの二次側に対して昇圧巻線N HVを巻装することで、昇圧巻線N HVから直流高電圧E HVを得るための交番電圧V HVを得るようにしている。このような本実施の形態の絶縁コンバータトランスP ITの構造は、先に図4を用いて説明したように、中央磁脚にギャップGが形成されているE E形コアCRに対して、分割ボビンL B 1を利用して一次巻線N1及び二次巻線N2を巻装すると共に、高圧巻線ボビンH B 1を利用して昇圧巻線N HVを巻装するようにしている。この場合、E E形コアCRの中央磁脚に形成されているギャップGは、巻線によって覆われることなるので、ギャップGからの漏洩磁束が外部に漏洩するということがない。これにより、絶縁コンバータトランスP ITからの漏洩磁束や漏洩インダクタンスによって、昇圧巻線N HVの誘起電圧にリンクが発生することもない。

【0067】従って、本実施の形態の回路をテレビジョン受像機に適用した場合でも、例えばCRTの画面上にラスター・リンクが生じることがなく、また仮にリンクが発生したとしても、本実施の形態の回路では、多倍圧整流回路2が水平偏向回路とは独立に形成されていることから水平偏向電流I DYにリンクが発生する電流成分が重複されないので、CRTの画面上にラスター・リンクが生じることはない。

【0068】また、絶縁コンバータトランスP ITのスイッチング周波数は、スイッチング素子Q1のスイッチング周波数に対応したものであり、例えば映像信号の水平同期信号f Hの周波数とは非同期となっている。この場合、直流高電圧E HVに重疊されるリップル電圧 $\delta V$ のレベルが大きいと、管面上に水平同期信号f Hとスイッチングコンバータのスイッチング周波数との干渉によるビートが発生するが、図2に示した対称形カスケード整流回路を多倍圧整流回路2として備えた構成とすれば、直流高電圧E HVに重疊されるリップル電圧 $\delta V$ が比較的小小さく、水平同期信号f Hとスイッチング周波数f sとの干渉によるビートが目立たないものとなる。

【0069】また、昇圧巻線N HVの一次側となる一次巻線N1を流れる一次側電流には、直流成分が重疊されないので、絶縁コンバータトランスP ITのコアの形状を小型化することができ、また一次巻線N1の巻線径を太くする必要もないので、その形状を小型化することができる。また、スイッチング素子Q1を流れる電流のピーク電流値も減少するので、スイッチング素子Q1の発熱が抑制され、スイッチング素子Q1に放熱板等を取り付ける等の対策も必要なくなる。

【0070】ここで本発明にあっては、上記図1に示したスイッチング電源回路に備えられる多倍圧整流回路2としては、図2に示した対称形カスケード整流回路以外の構成を採用しても構わない。以下、多倍圧整流回路2の他の構成例を図5及び図6により説明していくこととする。

【0071】図5には多倍圧整流回路2の他の回路構成例として、基本型カスケード整流回路として知られているコッククロフト&ウォルトン回路が示されている。この場合、昇圧巻線N HVの巻終わり端部(二次側アース)は、高圧コンデンサCHVA1, CHVA2, CHVA3, ... C HVAnの直列接続から成る第1のコンデンサ直列回路が接続されている。また、その巻始め端部は、高圧コンデンサCHVB1, CHVB2, CHVB3, ... CHVBNの直列接続から成る第2のコンデンサ直列回路と接続されている。そして、昇圧巻線N HVの巻終わり端部と平滑コンデンサCOHVの正極端子(直流高電圧の出力端)との間には、高圧整流ダイオードDHVB1, DHVA1, DHVB2, DHVA2, DHVB3, DHVA3 ... DHVBN, DHVAnの直列接続から成るダイオード直列回路が挿入されている。

【0072】そして、図示するように、第1のコンデンサ直列回路を形成する各高圧コンデンサCHVA1, CHVA2, CHVA3, ... CHVAnには、ダイオード直列回路を形成する高圧整流ダイオードの内、2組の高圧整流ダイオードから成る直列回路[DHVB1-DHVA1], [DHVB2-DHVA2], [DHVB3-DHVA3] ... [DHVBN-DHVAn]が並列に接続されている。これに対して、第2のコンデンサ直列回路を形成する高圧コンデンサCHVB1は、昇圧巻線N HVの巻き始め端部と高圧整流ダイオードDHV

B1のカソードとの間に挿入されているが、以降の高圧コンデンサCHVB2, CHVB3・・・CHVBnに関しては、ダイオード直列回路を形成する2組の高圧整流ダイオードの直列回路〔DHVA1-DHVB2〕, 〔DHVA2-DHVB3〕, 〔DHVA(n-1)-DHVBn〕が並列に接続されている。このような接続形態では、〔DHVA1, DHVB1, CHVA1, CHVB1〕・・・〔DHVAn, DHVBn, CHVAn, CHVBn〕というn段の部分整流回路が接続されることで整流回路全体を形成していることになる。

【0073】そして、このような基本型カスケード整流回路の整流動作としては、先ず、昇圧巻線N HVに負方向の電流が流れる期間では、高圧整流ダイオードDHVB1がオンになり、高圧整流ダイオードDHVB1からの整流電流により高圧コンデンサCHVB1に対する充電動作が得られる。次に、昇圧巻線N HVに正方向の電流が流れる期間では、昇圧巻線N HVに誘起された誘起電圧V HVと高圧コンデンサCHVB1の両端電圧とにより高圧整流ダイオードDHVA1がオンになり、高圧整流ダイオードDHVA1により整流された整流電流により高圧コンデンサCHVA1に対する充電動作が得られる。そして次に、昇圧巻線N HVに負方向の電流が流れる期間では、昇圧巻線N HVの誘起電圧V HVと高圧コンデンサCHVA1の両端電圧により高圧整流ダイオードDHVB2がオンになり高圧コンデンサCHVB2に対する充電動作が得られる。

【0074】以降、昇圧巻線N HVに正負方向の電流が交互に流れることで、第1のコンデンサ直列回路を形成している各高圧コンデンサCHVA2, CHVA3・・・CHVAn、及び第2のコンデンサ直列回路を形成している各高圧コンデンサCHVB3・・・CHVBnに対する充電動作が行われることになる。そして、このようにして充電が行われる各高圧コンデンサCHVA1～CHVAn、及びCHVB1～CHVBnの各電位によって平滑コンデンサCOHVに対して充電が行われることで、平滑コンデンサCOHVの両端には誘起電圧V HVの2n倍に対応する直流高電圧E HVが得られることになる。

【0075】また図6には、多倍圧整流回路2の他の回路構成例として、変形カスケード整流回路として知られているミッセル回路が示されている。この図に示す回路の接続形態は、上記図5に示した基本型カスケード整流回路とほぼ同様の構成とされているが、昇圧巻線N HVの巻き始め端部は、高圧コンデンサCHVB1～CHVBnの直列接続から成る第2のコンデンサ直列回路の中点に接続される。また、昇圧巻線N HVの巻き終わり端部は、高圧コンデンサCHVA1～CHVAnの直列接続から成る第1のコンデンサ直列回路の中点、及び高圧整流ダイオードDHVB1, DHVA1, DHVB2, DHVA2, 〔DHVBn, DHVAn〕の直列接続からなるダイオード直列回路の中点にそれぞれ接続されているものである。ここでも、〔DHVA1, DHVB1, CHVA1, CHVB1〕・・・〔DHVAn, DHVBn, CHVAn, CHVBn〕というn段の部分整流回路が接続されて整流

回路全体を形成することになる。このような接続形態により構成されるミッセル回路としては、結果的には、誘起電圧V HVの2n倍に対応する直流高電圧E HVが平滑コンデンサCOHVの両端に得られるものである。

【0076】このように、図1に示した本実施の形態のスイッチング電源回路では、先に図2に示した対称形カスケード整流回路、或いは上記図5及び図6に示した基本型カスケード整流回路及び変形カスケード整流回路を多倍圧整流回路2として備えることが可能とされる。ただし、このような多数の高圧コンデンサと高圧整流ダイオードとの多段接続から成る整流回路により構成した場合、多倍圧整流回路2から出力される直流高電圧E HVには、リップル電圧 $\delta V$ の成分が重畠されると共に、電圧降下 $\Delta E HV$ （レギュレーション：電圧変動）が発生する。例えば直流高電圧E HVに重畠されるリップル電圧 $\delta V$ という観点から見ると、図2に示した対称形カスケード整流回路が最も少なく、好適な回路といえる。また、多倍圧整流回路2にて発生する電圧降下 $\Delta E HV$ の観点から見ると、図6に示した変形カスケード整流回路を適用した場合が最も小さいため好適な回路といえる。なお、図6に示した変形カスケード整流回路を多倍圧整流回路2としてスイッチング電源回路を構成した場合は、昇圧巻線N HVには直流高電圧E HVの約 $1/2$ という高電圧が印加されるため、昇圧巻線N HVをエポキシ樹脂等でモールドして絶縁性を高めることが好ましい。

【0077】また、本発明の電源回路の回路構成としては、図1に示した回路構成に限定されるものでない。図7は本発明の第2の実施の形態としての電源回路の構成を示した回路図である。なお、この図において、図1と同一部分には、同一番号を付して説明を省略する。この電源回路も2本のスイッチング素子をハーフブリッジ結合した電流共振形コンバータが備えられているが、その駆動方式は他励式とされている。このため、図7に示した回路には、図1に示した自励式の発振駆動回路〔NB1-RB1-CB1, NB2-RB2-CB2〕の代わりに、他励式の発振・ドライブ回路3が備えられている。また、スイッチング素子Q21, Q22としてはMOS-FETが採用されている。スイッチング素子Q21, Q22の各ゲートは発振・ドライブ回路3に接続されている。また、スイッチング素子Q21のドレインは、平滑コンデンサC1の正極と接続され、ソースは直列共振コンデンサC1、一次巻線N1を介して一次側アースに接続される。また、スイッチング素子Q22のドレインは、上記スイッチング素子Q21のソースと接続され、そのソースは一次側アースに接続されている。またここでは、部分共振用コンデンサCcがスイッチング素子Q21のソース及びスイッチング素子Q22のドレインの接点（スイッチング出力点）と一次側アースとの間に接続されている。従って、ここでも部分共振コンデンサCcによる部分共振動作が得られることになる。更に、各スイッチング素子Q21, Q22の

ドレインーソース間に対しては、クランプダイオードD1, DD2が並列に接続されている。

【0078】上記スイッチング素子Q21, Q22は、発振・ドライブ回路3によって、先に図1にて説明したのと同様のスイッチング動作が得られるようにスイッチング駆動される。つまり、制御回路1では直流出力電圧E01の変動に応じて変動したレベルの電流又は電圧を発振・ドライブ回路3に対して供給する。発振・ドライブ回路3では、直流出力電圧E01の安定化が図られるように、制御回路1からの出力レベルに応じて、その周期が可変されたスイッチング駆動信号（電圧）をスイッチング素子Q21, Q22のゲートに対して出力する。これによって、スイッチング素子Q21, Q22のスイッチング周波数が可変されることになる。

【0079】この場合、起動回路4に対しては、平滑コンデンサC1に得られる整流平滑電圧E1が動作電源として供給されている。また、起動回路4には、絶縁コンバータトランジスタPITに追加的に巻装された巻線N3に得られる起動時の交番電圧を、ダイオードD3, コンデンサC3から成る半波整流回路により直流化した電圧が供給されるようになっているが、起動回路4は、この直流電圧の入力に応答するようにして発振・ドライブ回路3を起動させるための動作を実行するようにされている。

【0080】また、この場合の絶縁コンバータトランジスタPITの二次側では、二次巻線N2に対して二次側アースに接地されるセンタータップを設けるようにしたうえで、この二次巻線N2の両端を所要の巻数分巻き上げるようにすることで、1組の昇圧巻線NHVを形成するようになれる。

【0081】そして、この二次巻線N2に対しては、図のようにして、整流ダイオードD01, D02、及び平滑コンデンサC01から成る全波整流回路を接続することで、二次側直流出力電圧E01を得るようにされる。

【0082】そして、この二次巻線N2に対して巻き上げを行うようにして形成された昇圧巻線NHVに得られる交番電圧を、図のようにして多倍圧整流回路2に対して供給するものである。なお、この図に示す多倍圧整流回路2の実際としても、図2、図5、及び図6に示した何れかの回路構成が採用されて構わないものである。このような構成によつても、先に図1に示した電源回路と同様の作用効果を得ることが可能とされるものである。

【0083】また、本実施の形態においては、一次側に自励式共振コンバータを備えた構成の下で定電圧制御を行うのにあたって直交形制御トランジスタが用いられているが、この直交形制御トランジスタの代わりに、先に本出願人により提案された斜交形制御トランジスタを採用することができる。上記斜交形制御トランジスタの構造としては、ここでの図示は省略するが、例えば直交形制御トランジスタの場合と同様に、4本の磁脚を有する2組のダブルコの字形

コアを組み合わせることで立体型コアを形成する。そして、この立体型コアに対して制御巻線NCと駆動巻線NBを巻装するのであるが、この際に、制御巻線と駆動巻線の巻方向の関係が斜めに交差する関係となるようにされる。具体的には、制御巻線NCと駆動巻線NBの何れか一方の巻線を、4本の磁脚のうちで互いに隣り合う位置関係にある2本の磁脚に対して巻装し、他方の巻線を対角の位置関係にあるとされる2本の磁脚に対して巻装するものである。そして、このような斜交形制御トランジスタを備えた場合には、駆動巻線を流れる交流電流が負の電流レベルから正の電流レベルとなった場合でも駆動巻線のインダクタンスが増加するという動作傾向が得られる。これにより、スイッチング素子をターンオフするための負方向の電流レベルは増加して、スイッチング素子の蓄積時間が短縮されることになるので、これに伴つてスイッチング素子のターンオフ時の下降時間も短くなり、スイッチング素子の電力損失をより低減することが可能になるものである。

【0084】さらには、絶縁コンバータトランジスタPITの二次側において二次側出力電圧E01を得るための整流回路として全波整流方式の整流回路を設けた場合を例に挙げているが、このような構成の整流回路に限定されるものではなく、本発明としての絶縁コンバータトランジスタPITの二次側整流回路の構成としては各種考えられるものである。

【0085】また、本実施の形態の電源回路においては、一次側において一次側複合共振形スイッチングコンバータを備えた場合を例に挙げて説明したが、本発明の一次側の回路構成としては、必ずしも複合共振形スイッチングコンバータの構成を探る必要はなく、例えは一次側の回路構成としては電流共振形のスイッチングコンバータにより構成することも考えられる。

#### 【0086】

【発明の効果】以上説明したように本発明は、電流共振形コンバータと、この電流共振形コンバータがいわゆる部分共振動作を行うための部分共振回路を一次側に備えた複合電流共振形コンバータを備えたスイッチング電源回路として、スイッチング電源回路を構成している絶縁コンバータトランジスタの二次側に対して第2の二次巻線（昇圧巻線）を巻装し、この第2の二次巻線にて得られる交番電圧を直流高電圧生成手段に入力するようにしている。そして、直流高電圧生成手段にて所定の高圧レベルとされる直流高電圧を得るようにしている。従つて、本発明のスイッチング電源回路をテレビジョン受像機に適用すれば、例えは陰極線管のアノードに対して供給する直流高電圧を得る際には、水平偏向回路において二次側直流出力電圧をフライバックパルス電圧に変換する必要が無く、水平偏向回路を省いた構成とすることができる。これにより、入力電圧から直流高電圧を得る際の電力変換効率の向上が図られることになる。

40  
45  
50

【0087】また、本発明によれば、直流高電圧生成手段により出力される直流高電圧は、高圧負荷が変動した場合でも、その電圧変動幅は従来に比べて小さくすることができます。従って、本発明を例えればテレビジョン受像機の高電圧供給手段に適用すれば、例えば陰極線管から出力される電子ビームの水平方向の振幅変動を抑制することが可能になる。

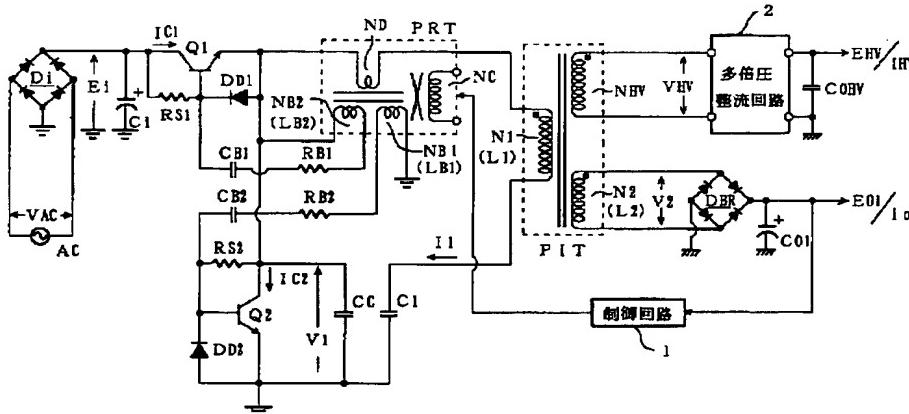
【0088】また、絶縁コンバータトランスに二次側に対して第1の二次巻線（二次巻線）と第2の二次巻線（昇圧巻線）を巻装しているため、従来のように直流高電圧を得るための高圧トランスを設ける必要が無く、また、スイッチング素子に対して流れる電流のピーク値も小さくなり、スイッチング素子の発熱量も減少するので、スイッチング素子に対して放熱板を取り付ける等の対策を行う必要もない。

【0089】また、本発明の高電圧安定化回路は、直流高電圧生成手段として、ジョーンズ&ウォーターズ回路、コッククロフト&ウォルトン回路、或いはミッセル回路を採用した多倍圧整流回路により構成することが可能とされる。これにより、絶縁コンバータトランスの第2の二次巻線に誘起される誘起電圧について充分な高圧レベルを発生しないようにした構成であっても、直流高電圧生成手段において、例えばCRTのアノード電圧を得るなどの所要の目的に対応して、実用に足るだけのレベルの直流高電圧を得ることが可能になる。また、特に直流高電圧生成手段に対してジョーンズ&ウォーターズ回路を適用すれば、直流高電圧に重畠されるリップル電圧の低減を図ることができ、またミッセル回路を適用すれば直流高電圧生成手段における電圧降下を有効に抑えるということが可能になるので、本発明のスイッチング電源回路を適用する機器ごとに最適な構成を実現することも可能になる。

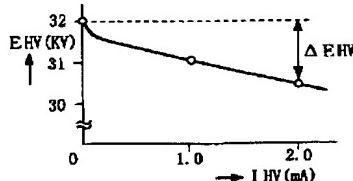
### 【図面の簡単な説明】

【図1】本発明の実施の形態としての電源回路の構成例を示す回路図である。

【図1】



【図 1 1】



- 【図 2】本実施の形態としての多倍圧整流回路の 1 構成例を示した回路図である。

【図 3】本実施の形態の電源回路の要部の動作を示す波形図である。

【図 4】本実施の形態の絶縁コンバータトランス P I T の構造を示す断面図である。

【図 5】多倍圧整流回路の他の構成例を示す回路図である。

【図 6】多倍圧整流回路の他の構成例を示す回路図である。

【図 7】他の実施の形態としての電源回路の構成例を示す回路図である。

【図 8】従来の高圧発生回路とその周辺回路の構成を示す回路図である。

【図 9】図 8 に示した回路の要部の動作を示す波形図である。

【図 10】図 8 に示す電源回路に備えられるフライバックトランスの動作を概念的に示す説明図である。

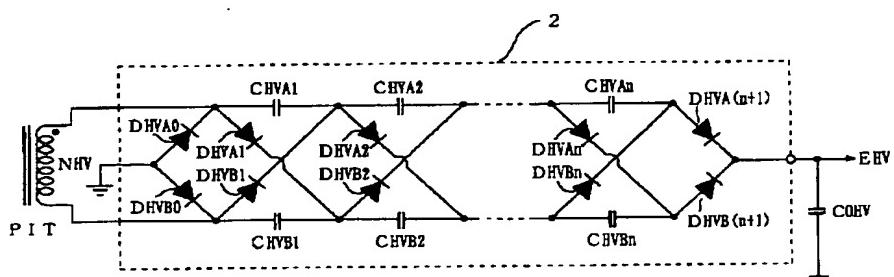
【図 11】図 8 に示す電源回路の特性として、直流高電圧 E HV と高圧負荷電流 I HV との関係を示す説明図である。

【図 12】図 8 に示す電源回路に備えられるフライバックトランスの構造を示す断面図である。

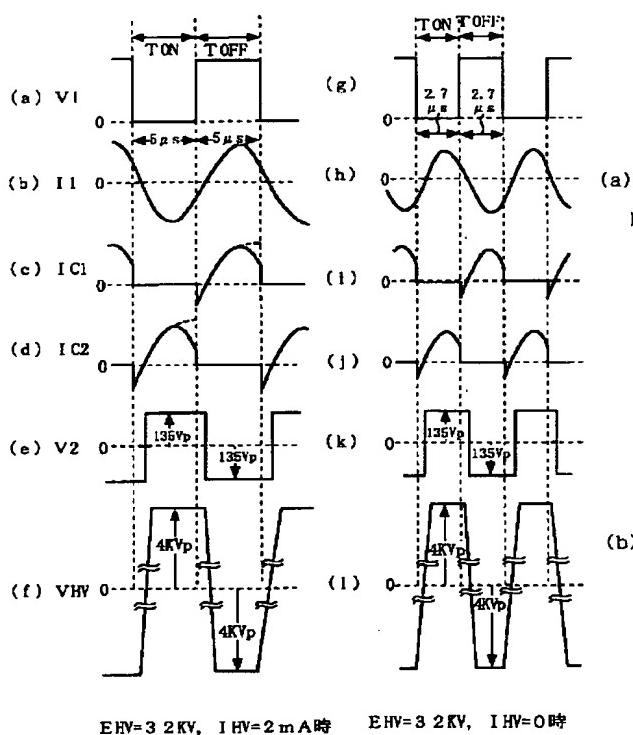
【符号の説明】

1 制御回路、2 多倍圧整流回路、C i 平滑コンデンサ、Q1, Q2, Q11, Q12 スイッチング素子、P I T 絶縁コンバータトランス、P R T ドライブトランス、C1 一次側直列共振コンデンサ、N1 一次巻線、N2 二次巻線、NHV 昇圧巻線、NC 制御巻線、NB 駆動巻線、ND 共振電流検出巻線、CB 共振コンデンサ、DBR ブリッジ整流回路、D01, D02 整流ダイオード、DHVA0～DHVA<sub>(n+1)</sub> DHVB0～DHVB<sub>(n+1)</sub> 高圧整流ダイオード、CHVA1～CHVA<sub>n</sub> CHVB1～CHVB<sub>n</sub> 高圧コンデンサ、C01, C0HV 平滑コンデンサ

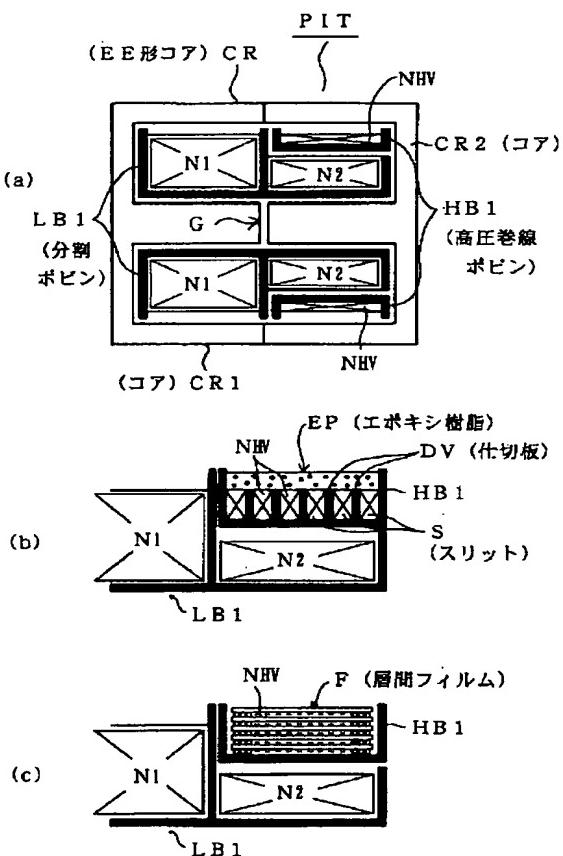
【図2】



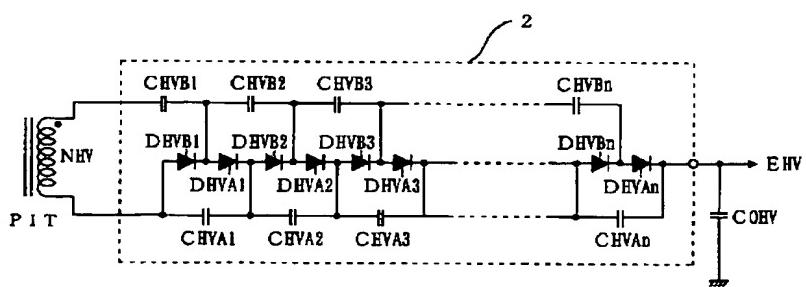
【図3】



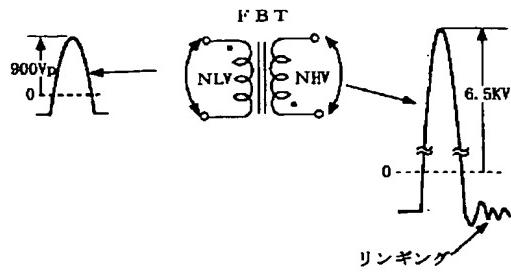
【図4】



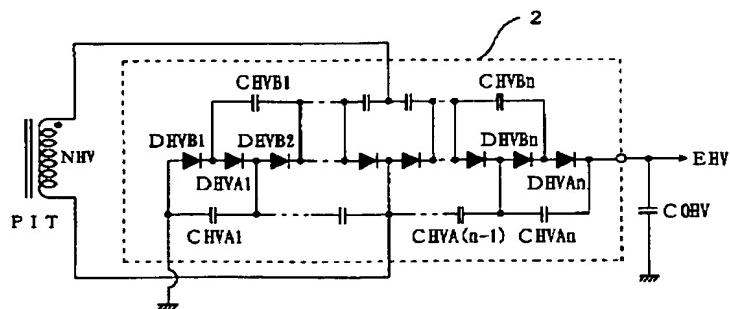
【図5】



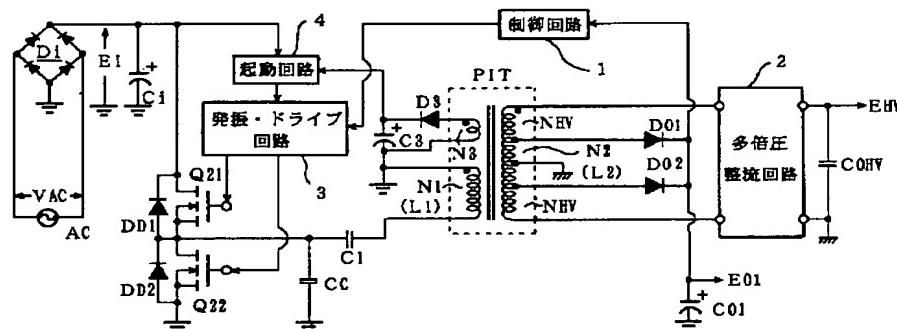
【図10】



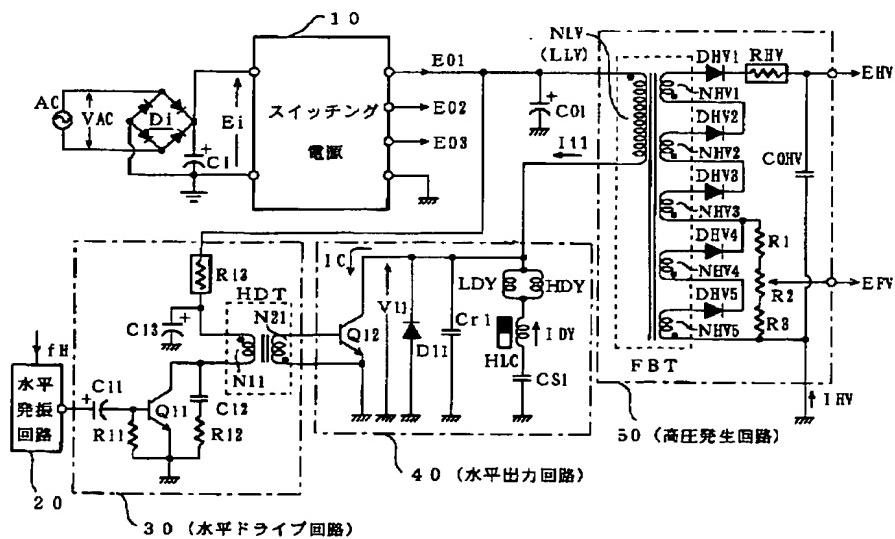
【図6】



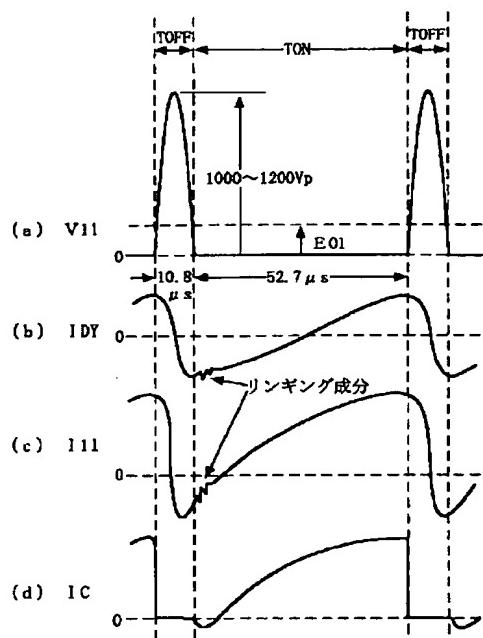
【図7】



【図8】



【図9】



【図12】

